

# オンチップ光通信に向けたプラスモニクス

## =世界の今とこれから=

東京工業大学 雨宮 智宏・荒井 滋久

### 1. はじめに

「電子と光の境目を取り除き、1つのSiチップ中にそれらを同時に実現する (collapse the gap between electrons and photons, bringing those together onto a single piece of Si)」2008年当時、インテルの上席副社長であったパット・ゲルシンガー氏（現VMware CEO）は、そのような言葉を残している<sup>(1)</sup>。事実、SiをベースとしたLSIに光を導入する、いわゆるオンチップ光通信の研究は2008年当時から既に盛んであり、米国ではカリフォルニア大学サンタバーバラ校(UCSB)などを中心に国家プロジェクト体制で進められてきた経緯がある<sup>(2)(3)</sup>。本稿では、将来のオンチップ光通信へ向けてプラスモニクスが果たす役割について、近年の世界の研究開発動向を交えながら解説を行う。いずれもクリアすべき課題は多くあるものの、研究開発の更なる発展の一助となれば幸いである。

### 2. オンチップ光通信の歴史とプラスモニクス

#### 2-1 オンチップ光通信の今

Si LSIの歴史は、スケーリングという概念に基づく技術進化の歴史である。ムーアの法則の長期的維持のため、1993年にロードマップ（現在のITRS）が作成され、それに従った微細化によりトランジスタは年々進化を遂げてきた。また、単純な微細化と合わせて技術面でも多様化が図られ、チャネル歪<sup>(4)</sup>・High-kゲート絶縁膜<sup>(5)</sup>・マルチゲート構造<sup>(6)</sup>など様々なアイデア

が導入されている。そのような中、2011年にはTri-gate FETによる22 nmノードでの実用化が行われたことは記憶に新しい<sup>(7)</sup>。

ITRSによれば2022年までにチップ容量は1 Tbitに達し、トランジスタのゲート長は4.5 nm程度まで小さくなると予想されている。このような高密度集積はプロセッサの処理能力を大幅に向上させるが、逆にLSI間を接続する配線における信号速度がシステム全体を制限するようになる。これはいわゆるムーアの法則内では「配線ボトルネック」として知られている問題であり、これを解決する有力な手段としてオンチップ光配線が注目を浴びている。

光を用いた超高速伝送は、電気配線における回路遅延・伝送損失・電磁波干渉(EMI)などの問題を回避することができる上、波長多重化による大容量伝送也可能になることから、次世代の配線技術として有望視されている<sup>(8)</sup>。一説では、光配線は従来のCu配線に比べてデータ容量は1,000倍にもなり、低消費電力下で2倍以上の速度(30~60Gb/s)を出すことができるともいわれている<sup>(9)</sup>。光配線時、理想的には「光源」「光伝送素子」「受光素子」の一連の光コンポーネントをLSI上に配置する必要性があるが、従来のCMOSプロセスと互換性が必須であることを鑑みて、光デバイス側もSiを主体にしたものが採用される傾向が強い(Siフォトニクス)。しかし光源に関してだけは、Siが間接遷移半導体であることから実現が容易ではないため、個々に作製されたSiおよびIII-V族化合物半導体デバイスをハイブリッド集積する方法が採用されている。

Si系光デバイス群をCMOS互換プロセスでLSI上に集積した研究としてはIBMが有名であり、光変調器・受光器・ファイバカプラなどをチップ上に実現した報告

がなされている<sup>(10)(11)</sup>。また、光源を含めたSi/III-Vハイブリッド集積としては、米国ではUCSBとインテル<sup>(12)</sup>、ヨーロッパではフランスのMinatec<sup>(13)</sup>、オランダのアントホーフェン工科大学<sup>(14)</sup>、ベルギーのゲント大学<sup>(15)</sup>などを中心に行われている。一方、国内の研究機関では“最先端・次世代研究開発支援プログラム”的もと東京大学が中心になってフリップチップボンディングを用いた光配線モジュールの開発が産学官一体で進められている<sup>(16)</sup>。また、グローバル配線に向けた低消費電力な光源を目標としてNTTのグループからLEAPレーザが報告されている<sup>(17)</sup>。それと合わせて、多少手前味噌になるが、当研究グループからも半導体薄膜レーザをはじめとした各種デバイスを試作していることを付記しておく<sup>(18)</sup>。

前述したSiを主体としたデバイス群はオンチップ光通信への可能性を大きく拓げるものであることに多言を要しないが、一方で“サイズ”と“感度”という2つの大きな課題を抱えている。光素子におけるサイズとは回折限界と同義であり、既存のCMOSデバイスと比較して大きい(>200 nm: Si系光素子の場合)ことが集積化に当たって課題となる。加えて無歪のSiは間接遷移半導体であり、尚かつ一次電気光学効果が非常に小さいため、感度は低く、応答速度も遅くなる傾向にある<sup>(19)(20)</sup>。

本稿では、このような問題を克服し、更なる素子の小型化・感度上昇を行うことができる物理現象として表面プラズモンに焦点を当てる。現行のオンチップ光通信の研究は、前述したようにほぼ全てSiをベースとしたものであるが、世界の研究機関の中には、更にその先を見据えた形でプラズモニクスを利用しようとする動きがある<sup>(21)</sup>。そこで次節以降、オンチップ光通信で必須な一連の光コンポーネントに対して、プラズモニクスがいかに応用されているかを紹介する。

## 2-2 光配線に向けたプラズモニクスの利用

Siを主体とするオンチップ光通信のその先を見据えたオンチッププラズモニクス<sup>(21)</sup>であるが、その最大のメリットは回折限界を超えることができる点にある<sup>(22)</sup>。LSI上に配置した光デバイスの小型化・高感度化を実現するには、いかに効率よく光を局在させエネルギー密度を高められるかが重要となるが、光エネルギーの局在化と増強効果という大きな特徴を持つ表面プラズモンポラリトン(Surface Plasmon Polariton: SPP)がこの問題に適した現象であることは想像に難くない(図1(a)参照)。

オンチッププラズモニクスを構成するキーコンポーネントとしては、図1(b)に示すように、

- ① 信号発生源であるレーザ

② 電気信号を光信号に変換する変調素子

③ 光伝送路

④ 信号検出のための受光素子

の4つが挙げられる。以降、一連のコンポーネントに焦点を当て、世界の研究例を交えながら解説する。

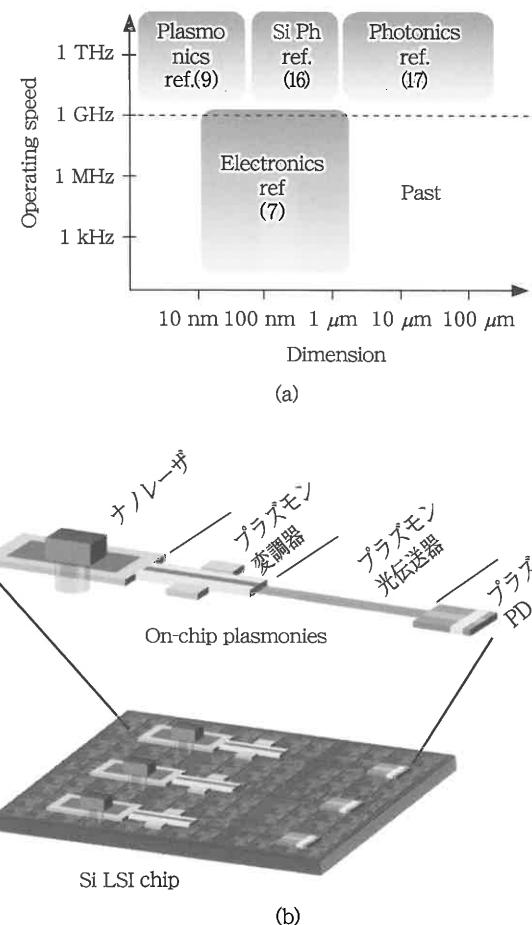


図1

(a)エレクトロニクス、フォトニクス、プラズモニクスにおけるサイズと応答速度の関係、(b)オンチッププラズモニクスを構成するキー コンポーネント。

## 3. プラズモニクスによる光伝送素子

光伝送素子としてのプラズモニック導波路については、古くから数多くの研究がなされている<sup>(23)(24)</sup>。現在までに様々な構造が提案されているが、大きく分けると図2に示すように2種類に分類できる。1つめは平面や円筒などの滑らかな金属・誘電体界面を利用するものであり、プラズモニック導波路においては基本構造といえるものである<sup>(25)</sup>。もう1つはSPPが金属の工

ッジ部分に電磁場が集中する性質を利用したV型溝 (V-shaped groove) 導波路に代表される構造である<sup>(26)(27)</sup>。特に、後者はチャネルポラリトン<sup>(28)</sup>と呼ばれるプラズモンモードを用いることで伝搬長の比較的長い (100  $\mu\text{m}$ 程度) プラズモニック導波路を実現することができるため、近年盛んに研究が行われている。V型溝導波路は溝を掘るだけでよいので複雑な機能構造の作製が容易であり、曲げ損失も少ないことからT分岐、MZI、リング共振器など各種受動素子の試作が行われている<sup>(29)</sup>。

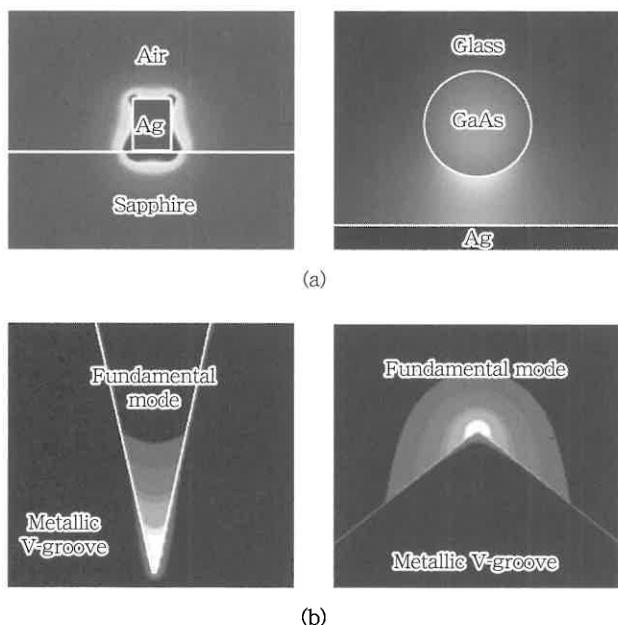


図2  
(a)平面や円筒などの滑らかな金属・誘電体界面を利用するプラズモン導波路<sup>(23)(31)</sup>、(b)SPPが金属のエッジ部分に電磁場が集中する性質を利用してV型溝 (V-shaped groove) 導波路およびウェッジ型導波路<sup>(20)(25)</sup>。

しかし、オンチップ光通信にプラズモニクスを利用するを考えた場合、上述のV型溝ではなく、プラズモニック導波路としては古典ともいえる金属／誘電体／金属 (MIM) 構造<sup>(30)</sup>を採用した方がメリットは大きい。図3(a)はシンガポール科学技術研究庁 (A\*STAR) 奉下のマイクロエレクトロニクス研究所 (IME) が開発したプラズモニック光伝送路である<sup>(31)(32)</sup>。本素子は世界で唯一といえるCMOS互換プロセスを採用することで将来のオンチップ光通信を見据えたプラズモニック導波路であり、伝搬損失として0.4dB/ $\mu\text{m}$ を達成している (本素子はLSI内の配線応用を主としており、伝送距離はおよそ10  $\mu\text{m}$ を考えており)。誘電体導波路Siと金属層Cuの間に低屈折率薄膜 $\text{SiO}_2$ を挟む

ことでSPPのハイブリッドモード<sup>(33)</sup>が励起される構造をとっており、これによりナノスケールの光導波内でも疑似的な長距離SPPモード (Long Range Surface Plasmon : LRSP) を維持できる。

先ほど、オンチッププラズモニクスにおいてはV型溝を用いるよりもMIM構造を採用した方が良いという記述をしたが、これは単にCMOS互換プロセスが使用可能であったり、LRSPを維持することができる以上のメリットがある。図3(a)の時点で自ずと答えは出ているのだが、MIM構造において極限まで誘電体導波路幅を狭くしていくと、それは現行のCMOS LSIで用いられているTri-gate FETに極めて類似していることに気付く。比較のためにインテルから発表されている22 nmノードの低消費電力Tri-gate FET<sup>(7)</sup>を図3(b)に示すが、これを見れば明らかである。この構造の類似は、LSI上部層だけではなく将来CMOSと同一レイヤーにも光が導入される可能性を示唆しており、非常に重要なポイントであるといえる。

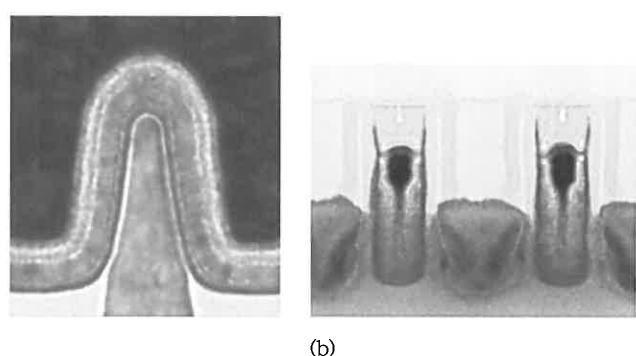
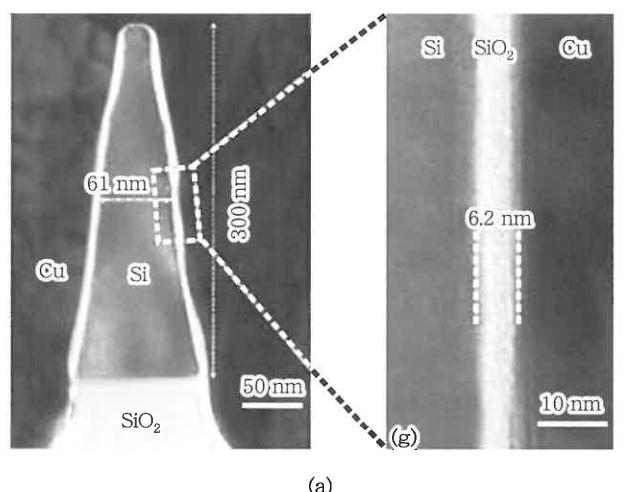


図3  
(a)A\*starが開発したCMOS互換プロセスによるMIMプラズモニック光伝送路<sup>(29)</sup>、(b)インテルから発表されている22 nmノードの低消費電力Tri-gate FET<sup>(7)</sup>。

## 4. プラズモニクスによる光変調素子

純粋に光を伝送させる素子に加えて、オンチップ光通信では電気情報を光情報に変換する必要性から、変調器が必要不可欠な能動的光素子となる。変調動作を実現するには外部からの信号に応じて光学特性が非線形に変化する機能が必須となる。プラズモニクスに限っていえば、SP励起による電界増強効果を利用することで、光強度に依存して生じる非線形光学現象を低入力パワー動作させることができるものになる。

伝搬型SPPの強度を制御する方法としては、プラズモスター (PlasMOSitor)<sup>(32)</sup>に代表される電気光学効果を用いたものが現在の主流となっている(図4(a)参照)。プラズモスターは $\text{SiO}_2$ とn-Si層を銀で挟んだギャップ型プラズモニック導波路で、Ag/ $\text{SiO}_2$ /SiのMOS構造をとっている。 $\text{SiO}_2$ /Si界面の電子密度をゲート電圧で制御することで電気光学によるSiの屈折率変調

を起こし、これに伴ってSPPの導波特性を変化させることができる。

本研究に前後して、伝搬型SPPに変調を行う研究が、いわゆる盛んになる<sup>(33)~(37)</sup>。当初は純粋にプラズモンの研究として扱われていたが、その現象がオンチップ光通信における変調デバイスに応用されるまでに時間がかからなかった。プラズモスターのようなバックゲート構造ではなくTri-gate構造にも適応できることが提案され<sup>(38)</sup>、2013年の3月に行われたOFC/NFOECでは、1 μmのMZI構造で約9dBの変調が得られていることが報告されている(図4(b))<sup>(39)</sup>。本素子もA\*STARからの発表であるが、先ほどのプラズモニック導波路と酷似しており、これにゲート電圧制御によるSi層のキャリア変調を加えたものであると見なして良い。また、カールスルーエ工科大学からも同様の報告が成されており、こちらはITO薄膜内のキャリアを制御することで伝搬型SPPの強度変調を行うことが特徴となる<sup>(40)</sup>。

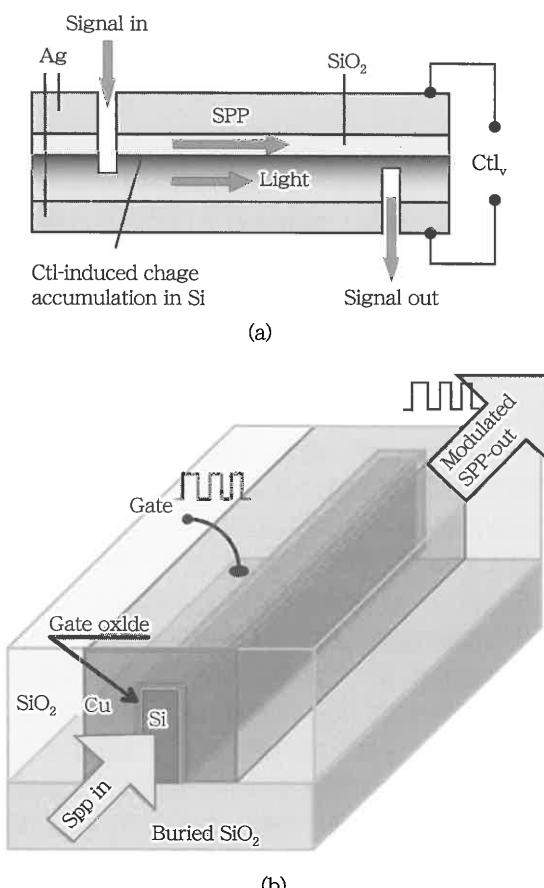
## 5. オンチップ光配線のための プラズモン受光素子

一般的にオンチップでの使用如何にかかわらず、受光素子 (Photodetector : PD) における感度と高速性は光伝送時の「消費電力」と「動作速度」を律速する要因になっており、これらの性能を上げることが素子における要求仕様となる。

PDの応答速度を律速する要因は、素子を構成する材料の光吸収効率、光吸収により生成されたキャリア(電子正孔対)の移動時間、光吸収層(空乏層)の電気容量が挙げられる。これらの要求を全て満たすためには、光吸収効率の良い材料を用いることはもちろんのこと、キャリアの移動時間を短くするため光吸収層を薄くし、接合面積を減らすことで電気容量を軽減することが有効となる。従って、高速性を実現するためには総じて光吸収層が小さくなる傾向にあり、これはすなわち感度を減らすことに繋がる。つまり、高速性と感度特性はトレードオフの関係にある。

オンチップ通信におけるPDは、低消費電力動作の面から高感度化は必須であり、且つある程度の高速性を保つことが要求される。加えて、他素子との集積面から導波路型であることが理想である。現在、各国研究機関からの報告は、大きく分けて2種類のアプローチが主流となっている。具体的には、(A)従来の光通信に用いられているInGaAs系素子をSi基板上へハイブリッド集積する方法、(B)CMOS技術との整合性の観

図4  
(a)伝搬型SPPの強度を制御するプラズモスター (PlasMOSitor)<sup>(32)</sup>、  
(b)A\*starが試作したCMOS互換プロセスによるTri-gateプラズモニクス光変調器<sup>(39)</sup>。



点からSi系受光器を使用し、それにプラズモンの概念を導入することで感度を高める方法、の2つである。前者は従来のPDと同程度の性能が得られるものの、素子サイズが光通信で用いられているものと同程度になるという“サイズ”の問題を抱える<sup>(41)</sup>。本稿はプラズモンに焦点を絞っているため、こちらのアプローチに関しては省略するが、詳しくは参考文献を参照頂きたい。一方、後者はSPPにより、Si系デバイスが抱える“感度”的課題をクリアでき、また素子の小型化も可能となるため高速性も維持される。

プラズモンの電界増強効果を用いたPDの感度上昇に関する研究は古くから行われており、有名なものとしてはブルズアイ構造<sup>(42)</sup>や微細Cリング構造<sup>(43)</sup>を用いた研究がある。特にNECのブルズアイ型アンテナを用いたSi PDについていえば、従来型PDに比べてサイズは1,000分の1、応答速度としては50 GHzが達成されており、2005年当時としては驚異的だったと思われる。このようなプラズモンを用いた垂直入射型のPDは、以降数多く研究されているが、詳細は各参考文献を参照にされたい<sup>(44)~(46)</sup>。中でもRice UniversityのPDはプラズモン崩壊に伴うホットエレクトロン・ホールペアを利用してことでSi PDとして1,300 nmから1,700 nmの光に対して感度を引き上げることに成功しており、多くの注目を集めたことを付記しておく<sup>(46)</sup>。

4章で述べた変調器の場合と同じように、当初多くの研究はプラズモンを用いてPDの感度を上げることに注力しており、これが直接オンチップ光通信に結び付くことはなかった。ほとんどの研究は垂直入射型のPD表面に金属構造を配置したものであり、導波路型ではなかったことからも集積化という概念が生まれなかつたことが伺える。しかし、NECのグループから発表された2008年APEX創刊号を飾った論文<sup>(47)</sup>は、Si導波路にMIMアンテナを配した構造を採用し、他素子との集積が容易になっていたことは特筆に値する（図5(a)）。同論文では、はっきりと「光配線へ向けた」との記述があり、これが“オンチップ光配線における受光器”と“プラズモン”を結びつけた最初期の提案であるといえる。現在では、図5(b)に示すように、オンチッププラズモニクスへ向けて、実際にCMOS互換プロセスで金属アンテナを配置したSi導波路構造を持つ素子などが試作されている<sup>(48)</sup>。

## 6. プラズモンナノレーザ

最後に信号発生源であるレーザについて触れるが、本節の題目からは“オンチップ通信に向けた”との記

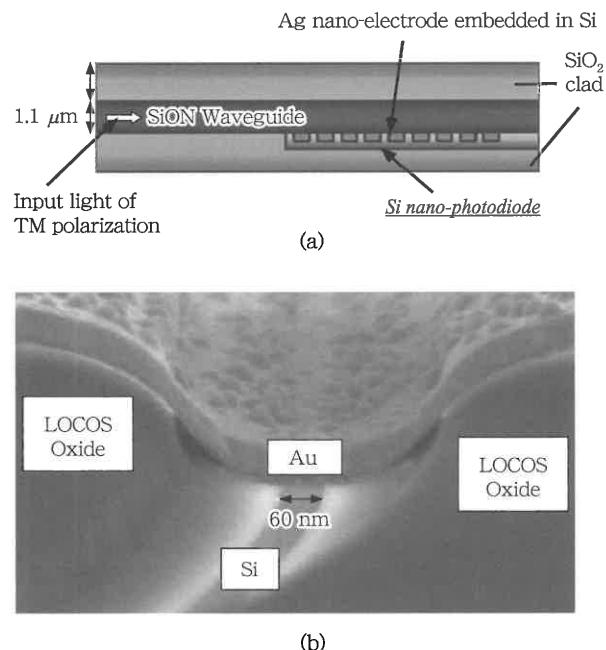


図5  
(a)NECのグループから発表されたSi導波路にMIMアンテナを配したオンチップ受光器<sup>(47)</sup>、(b)ジョンズホプキンス大学とヘブライ大学が開発したプラズモン増強効果を用いたオンチップショットキーディテクタ<sup>(48)</sup>。

述を意図的に省いて、ただ単に“プラズモンナノレーザ”とした。プラズモンを利用したナノレーザについては近年非常に活発に研究されていることは周知であるが、それらをオンチップ光通信に利用するという記述を行っている論文は皆無であるため、このような節題とさせて頂いた。そういう意味では本章で紹介するプラズモンレーザは、オンチップ通信に特化したものではないことをご理解頂ければ幸甚である。

プラズモンレーザの最大の特徴は、低閾値化による消費電力の大幅な軽減にある。SPPにより回折限界を超えた利得領域に光を閉じ込めることで、共振器体積を極限まで小さくすることができるため、数μA程度の極低閾値レーザを実現することが可能となる。SPPにおける增幅理論に関しては2003年のStockmanらの論文に端を発する<sup>(49)</sup>。本論文は誘導放出によるSPP増幅について扱っているが、一般的にSPPを利用したアクティブデバイスは、他の素子以上に金属中の自由電子による減衰損失の影響をいかに抑えるかが重要となる。そのような技術面での難しさもあり、実証実験は2007年のアイトホーフェン工科大学からの光励起型のナノパルスレーザまで待たれることになる。Nature Photonics誌に掲載された上記素子は、III-V族化合物半導体のナノピラーに金属をコーティングした俗にいう“Goldfinger”構造を持ち、内部にウィスパリング

ギャラリーモード（WGM）を励起することで発振条件を満たす<sup>50</sup>。以降、このような“Goldfinger”を踏襲する形で様々な種類のプラズモンレーザが研究されるようになり<sup>51)52)</sup>、最近になってアリゾナ州立大学のグループから電流注入による室温連続発振（しきい値電流～1 mA：室温時）が実現されたことは記憶に新しい（図6）<sup>53)</sup>。また時を同じくして、光励起型でも半導体利得媒質をリング状の同軸構造にした擬似的な“Goldfinger”を実現することで、UCSDから室温連続発振が達成されている<sup>54)</sup>。

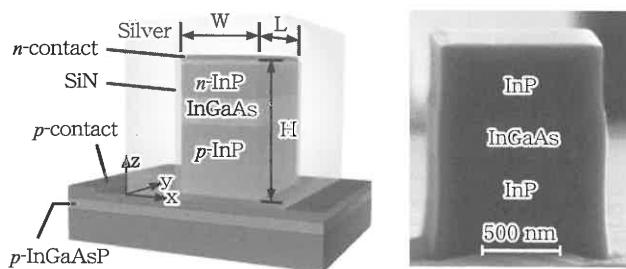


図6 アリゾナ州立大学のグループによる  
電流注入型Goldfinger（室温連続発振）<sup>53)</sup>

前述のナノレーザは、利得媒質を金属で覆うことでWGMを励起する、つまり金属が反射鏡の役割も担っていることから出射端面は面直方向となる（いわゆるVCSELとほぼ同じ構造）。これと並行して、CdS<sup>55)</sup>やInGaN/GaN<sup>56)</sup>などの利得媒質からなるナノピラーを金属薄膜上に倒すことで面内出射型とした素子も報告されている。こちらはナノピラー内の螺旋モードを共振器として使用し、SPPは光の閉じ込めのみに利用していることが特徴となる。

前章まで紹介してきた「導波路」「変調器」「受光器」と異なり、プラズモンを用いたナノレーザは現在素子特性の向上に焦点が当てられており、実際にこの技術をオンチップ光通信へ応用するまでには至っていない。これらナノレーザがオンチップ光通信への光源として利用されるためには、最低でも集積化へ向けた技術が必要だと思われる。ナノレーザはSPPに回折限界以上の光の閉じ込めを実現することが可能だが、その分、出射後の光の広がりが非常に大きい。これは例えば、Si上にハイブリッド集積したナノレーザからの出射光はプラズモン導波路結合のみで他素子と結合させる必要があることを意味する。本事実は、2012年のLaserFocusWorldのインタビューでUCバークレーのZhang教授も指摘しており<sup>57)</sup>、ナノレーザにおける今後の指針となってくると考えられる。

## 7. おわりに

本稿を通して、オンチップ光通信で必須な基本的要素に対して、プラズモンがいかに応用されているかを紹介してきたが、著者らの意のあるところをお伝えできたとすれば幸いである。

今までの研究は素子単体の研究となっているが、各章で紹介した研究以外にも実際に具体例を挙げれば枚挙にいとまがない。逆をいえばそれだけ世界から注目されているということだが、これらを実際にオンチップ光通信として利用する際には、集積化が一層重要になってくると考えられる。そのような意味で「ナノレーザ」「プラズモン変調器」「プラズモン光伝送路」「プラズモンPD」のオンチップ一体型素子が発表される日も近いのではないだろうか。

### 〈参考文献〉

- (1) <http://blip.tv/file/962752> (Online)
- (2) A. Fang, et al. : Integrated AlGaInAs-silicon evanescent race track laser and photodetector, Optics Express 15, 2315 (2007)
- (3) D. Liang, et al. : Electrically-pumped compact hybrid silicon microring lasers for optical interconnects, Optics Express 17, 20355 (2009)
- (4) K. W. Ang, et al. : Enhanced performance in 50 nm N-MOSFETs with silicon-carbon source/drain regions, IEDM Tech. Dig., 1069 (2004)
- (5) B. H. Lee, et al. : Ultrathin Hafnium oxide with low leakage and excellent reliability for alternative gate dielectric application, IEDM Tech. Dig., 133 (1999)
- (6) X. Huang, et al. : Sub-50 nm P-Channel FinFET, IEEE Trans. Electron. Devices 48, 880 (2001)
- (7) C. Auth, et al. : A 22nm High Performance and Low-Power CMOS Technology Featuring Fully-Depleted Tri-Gate Transistors, Symp. VLSI Tech., 131 (2011)
- (8) D. A. B. Miller : Device Requirements for Optical Interconnects to Silicon Chips, Proc. IEEE 97, 1166 (2009)
- (9) E. Ozbay : Plasmonics: Merging photonics and electronics at nanoscale dimensions, Science 311, 189 (2006)
- (10) B. Analui, et al. : A Fully Integrated 20-Gb/s Optoelectronic Transceiver Implemented in a Standard 0.13-μm CMOS SOI Technology, IEEE Journal Solid State Circuits 41, 2945 (2006)
- (11) S. Assefa, et al. : CMOS Integrated Nanophotonics: Enabling Technology for Exascale Computing Systems, OFC, OMM6 (2011)
- (12) D. Liang, et al. : Hybrid Silicon Evanescent Approach to Optical Interconnects, Appl. Phys. A95, 1045 (2009)
- (13) J. M. Fedeli, et al. : Towards Optical Networks on Chip with 200 mm Hybrid Technology, OFC, OMM3 (2011)
- (14) D. Van Thourhout, et al. : Nanophotonic Devices for Optical Interconnect, IEEE J. Sel. Top. Quantum Electron. 16, 1 (2010)
- (15) G. Roelkens, et al. : I-V/silicon photonics for on-chip and intra-chip optical interconnects, Laser & Photonics Reviews 4, 751 (2010)
- (16) Y. Urino, et al. : High Density Optical Interconnects Integrated with Lasers, Optical Modulators and Photodetectors on a Single Silicon Chip, OFC, OM2J.6 (2013)
- (17) S. Matsuo, et al. : High-speed ultracompact buried heterostructure

- photonic-crystal laser with 13fJ of energy consumed per bit transmitted, *Nature Photon.* **4**, 648 (2010)
- (18) T. Shindo, et al. : GaInAsP/InP Lateral-Current-Injection Distributed Feedback Laser with a-Si Surface Grating, *Opt. Express* **19**, 1884 (2011)
- (19) R. A. Soref, et al. : Electrooptical effects in silicon, *IEEE J. Quantum Electron.* **QE-23**, 123 (1987)
- (20) R. A. Soref : Silicon-based optoelectronics, *Proc. IEEE* **81**, 1687 (1993)
- (21) A. Melikyan, et al. : Chip-to-Chip Plasmonic Interconnects and the Activities of EU Project NAVOLCHI, *ICTON 2012*, Th.A5.1 (2012)
- (22) D. K. Gramotnev, et al. : Plasmonics beyond the diffraction limit, *Nature Photon.* **4**, 83 (2010)
- (23) J. Takahara, et al. : Guiding of a one-dimensional optical beam with nanometer diameter, *Opt. Lett.* **22**, 475 (1997)
- (24) D. J. Bergman, et al. : Plasmon-polariton modes guided by a metal film of finite width, *Opt. Lett.* **24**, 1011 (1999)
- (25) E. Verhagenet, et al. : Nanofocusing in laterally tapered plasmonic waveguides, *Opt. Express* **16**, 45 (2008)
- (26) D. K. Gramotnev, et al. : Single-mode subwavelength waveguide with channel plasmon-polaritons in triangular grooves on a metal surface, *Appl. Phys. Lett.* **85**, 6323 (2004)
- (27) S. I. Bozhevolnyi, et al. : Channel Plasmon-Polariton Guiding by Subwavelength Metal Grooves, *Phys. Rev. Lett.* **95**, 046802 (2005)
- (28) I. V. Novikov, et al. : Channel polaritons, *Phys. Rev. B* **66**, 035403 (2002)
- (29) S. I. Bozhevolnyi, et al. : Channel plasmon subwavelength waveguide components including interferometers and ring resonators, *Nature* **440**, 508 (2006)
- (30) L. Liu, et al. : Novel surface plasmon waveguide for high integration, *Opt. Express* **13**, 6645 (2005)
- (31) S. Zhu, et al. : Silicon-based horizontal nanoplasmonic slot waveguides for on-chip integration, *Opt. Express* **19**, 8888 (2011)
- (32) S. Zhu, et al. : Towards Athermal Nanoplasmonic Resonators Based on Cu-TiO<sub>2</sub>-Si Hybrid Plasmonic Waveguide, *OFC*, OW3F.1 (2013)
- (33) R. Oulton, et al. : A hybrid plasmonic waveguide for subwavelength confinement and long-range propagation, *Nature Photon.* **2**, 496 (2008)
- (34) J. A. Dionne, et al. : PlasMOStor: a metal-oxide-Si field effect plasmonic modulator, *Nano Lett.* **9**, 897 (2009)
- (35) R. A. Pala, et al. : A Nonvolatile Plasmonic Switch Employing Photochromic Molecules, *Nano Lett.* **8**, 1506 (2008)
- (36) K. F. MacDonald, et al. : Ultrafast active plasmonics, *Nat. Photon.* **3**, 55 (2008)
- (37) W. Cai, et al. : Compact, high-speed and power-efficient electrooptic plasmonic modulators, *Nano Lett.* **9**, 4403 (2009)
- (38) S. Zhu, et al. : Theoretical investigation of silicon MOS-type plasmonic slot waveguide based MZI modulators, *Opt. Express* **18**, 27802 (2010)
- (39) S. Zhu, et al. : Ultracompact Si Electro-Optic Modulator Based on Horizontal Cu-Insulator-Si-Insulator-Cu Nanoplasmonic Waveguide, *OFC*, OTH1D.5 (2013)
- (40) A. Melikyan, et al. : Surface plasmon polariton absorption modulator, *Opt. Express* **19**, 8855 (2011)
- (41) P. R. A. Binetti, et al. : InP/InGaAs Photodetector on SOI Photonic Circuitry, *IEEE Photonics Journal* **2**, 299 (2010)
- (42) T. Ishi, et al. : Si Nano-Photodiode with a Surface Plasmon Antenna, *Jpn. J. Appl. Phys.* **44**, L364 (2005)
- (43) L. Tang, et al. : C-shaped nanoaperture-enhanced germanium photodetector, *Opt. Lett.* **31**, 1519 (2006)
- (44) L. Tang, et al. : Nanometre-scale germanium photodetector enhanced by a nearinfrared dipole antenna, *Nature Photon.* **2**, 226 (2008)
- (45) P. Neutens, et al. : Electrical detection of confined gap plasmons in metal-insulator-metal waveguides, *Nature Photon.* **3**, 283 (2009)
- (46) M. W. Knight, et al. : Photodetection with Active Optical Antennas, *Science* **332**, 702 (2011)
- (47) J. Fujikata, et al. : Waveguide-Integrated Si Nano-Photodiode with Surface-Plasmon Antenna and its Application to On-chip Optical Clock Distribution, *Appl. Phys. Express* **1**, 022001 (2008)
- (48) I. Goykhman, et al. : On chip plasmonic enhanced silicon Schottky detector for telecom wavelengths, *OFC*, OTu2D.3 (2012)
- (49) D. J. Berman, et al. : Surface plasmon amplification by stimulated emission of radiation: Quantum generation of coherent surface plasmons in nanosystems, *Phys. Rev. Lett.* **90**, 027402 (2003)
- (50) M. T. Hill, et al. : Lasing in metallic-coated nanocavities, *Nature Photon.* **1**, 589 (2007)
- (51) M. T. Hill, et al. : Status and prospects for metallic and plasmonic nano-lasers [Invited], *J. Opt. Soc. Am.* **B27**, B36 (2010)
- (52) R-M Ma, et al. : Room-temperature sub-diffraction-limited plasmon laser by total internal reflection, *Nature Materials* **10**, 110 (2011)
- (53) K. Ding, et al. : Room-temperature continuous wave lasing in deep-subwavelength metallic cavities under electrical injection, *Phys. Rev. B* **85**, 04130 (2012)
- (54) M. Khajavikhan, et al. : Thresholdless nanoscale coaxial lasers, *Nature* **482**, 204 (2012)
- (55) R. F. Oulton, et al. : Plasmon lasers at deep subwavelength scale, *Nature* **461**, 629 (2009)
- (56) Y.-J. Lu, et al. : Plasmonic Nanolaser Using Epitaxially Grown Silver Film, *Science* **337**, 450 (2012)
- (57) J. Hecht : PHOTONIC FRONTIERS: NANOLASER PROGRESS: Surface plasmons and nanolasers: A big push for very small lasers, *Laser Focus World* (Sep. 2012)

## 【筆者紹介】

### 雨宮智宏

東京工業大学  
量子ナノエレクトロニクス研究センター 助教  
〒152-8552 東京都目黒区大岡山2-12-1  
TEL : 03-5734-2555 FAX : 03-5734-2907  
E-mail : amemiya.tab@m.titech.ac.jp

### 荒井滋久

東京工業大学  
量子ナノエレクトロニクス研究センター 教授  
〒152-8552 東京都目黒区大岡山2-12-1  
TEL : 03-5734-2555 FAX : 03-5734-2907  
E-mail : arai@pe.titech.ac.jp